

وحدة المعالج Processor Unit

الشكل هو لمعالج
بأربع مسجلات

(R0, ..., R3) ووحدة
ALU كما يتضح فيه
بعض خانات مسجل
الحالة status
register

ودارة فاك شيفرة
decoder 2 to 4
وناخبين Mux

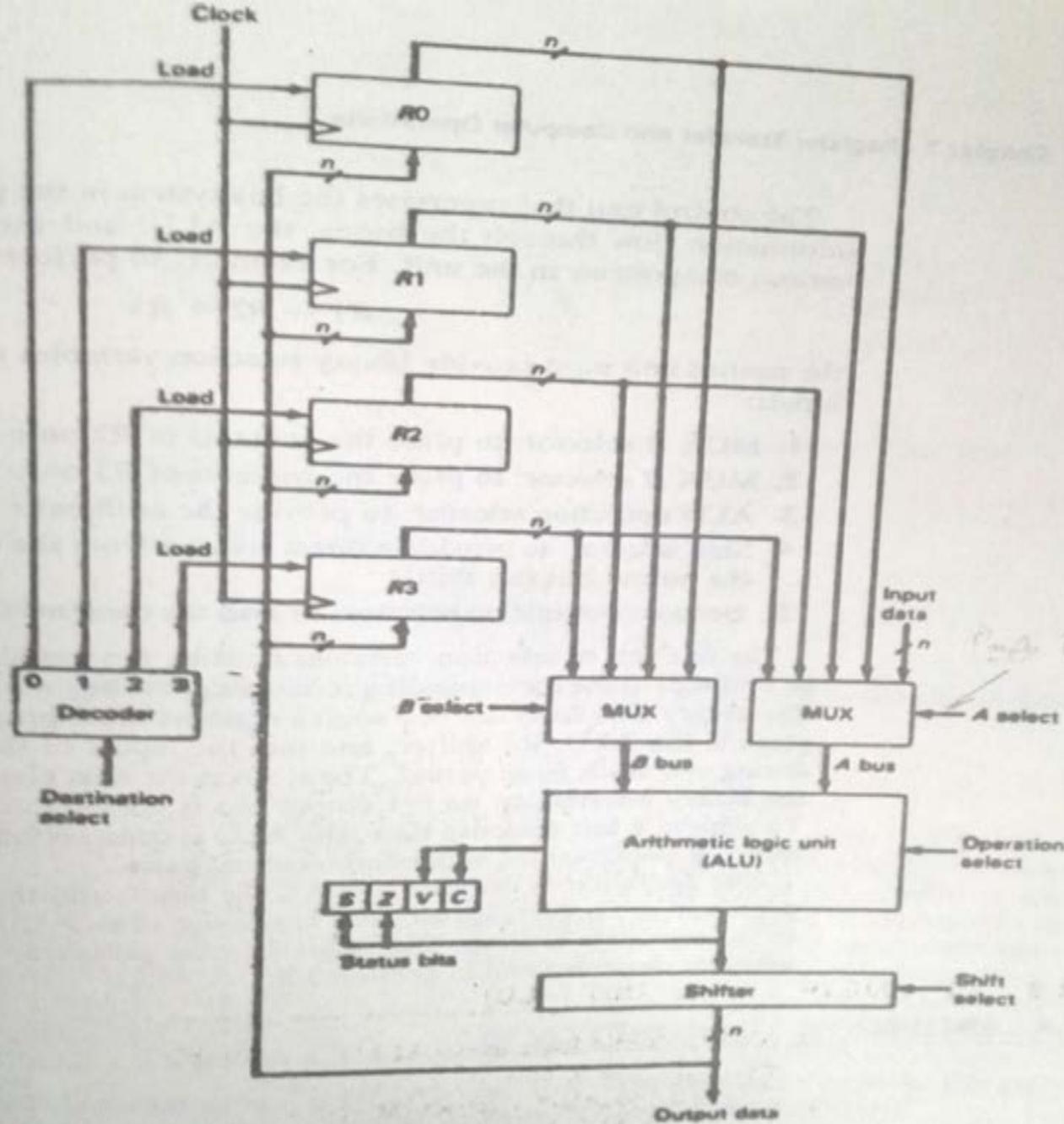


FIGURE 7-11
Block Diagram of a Processor Unit

- تقوم وحدة التحكم **control unit** بتوجيه تدفق المعلومات عبر المساري ووحدة ALU ودارة المزيج Shifter. مثال: تقدم وحدة التحكم لتنفيذ العملية $R1 \leftarrow R2 + R3$ مداخل الانتقاء التالية:

١. - انتقاء الناخب **A** Mux A selector لوضع محتويات R2 على المسرى A

٢. انتقاء الناخب **B** Mux B selector لوضع محتويات R3 على المسرى B

٣. ناخب عملية **ALU** ALU operation selector لتقديم العملية $A+B$

٤. ناخب الإزاحة **Shift selector**: لتقديم النقل المباشر من مخارج ALU إلى مسرى الخرج (لا إزاحة هنا)

٥. انتقاء مستقر فاك الشيفرة **Decoder destination selector** لتحميل محتويات مسرى الخرج في R1.

- يجب تقديم هذه المعلومات بشكل آني ويجب توفرها على الأطراف قبل بداية نبضة الساعة.

وحدة الحساب والمنطق

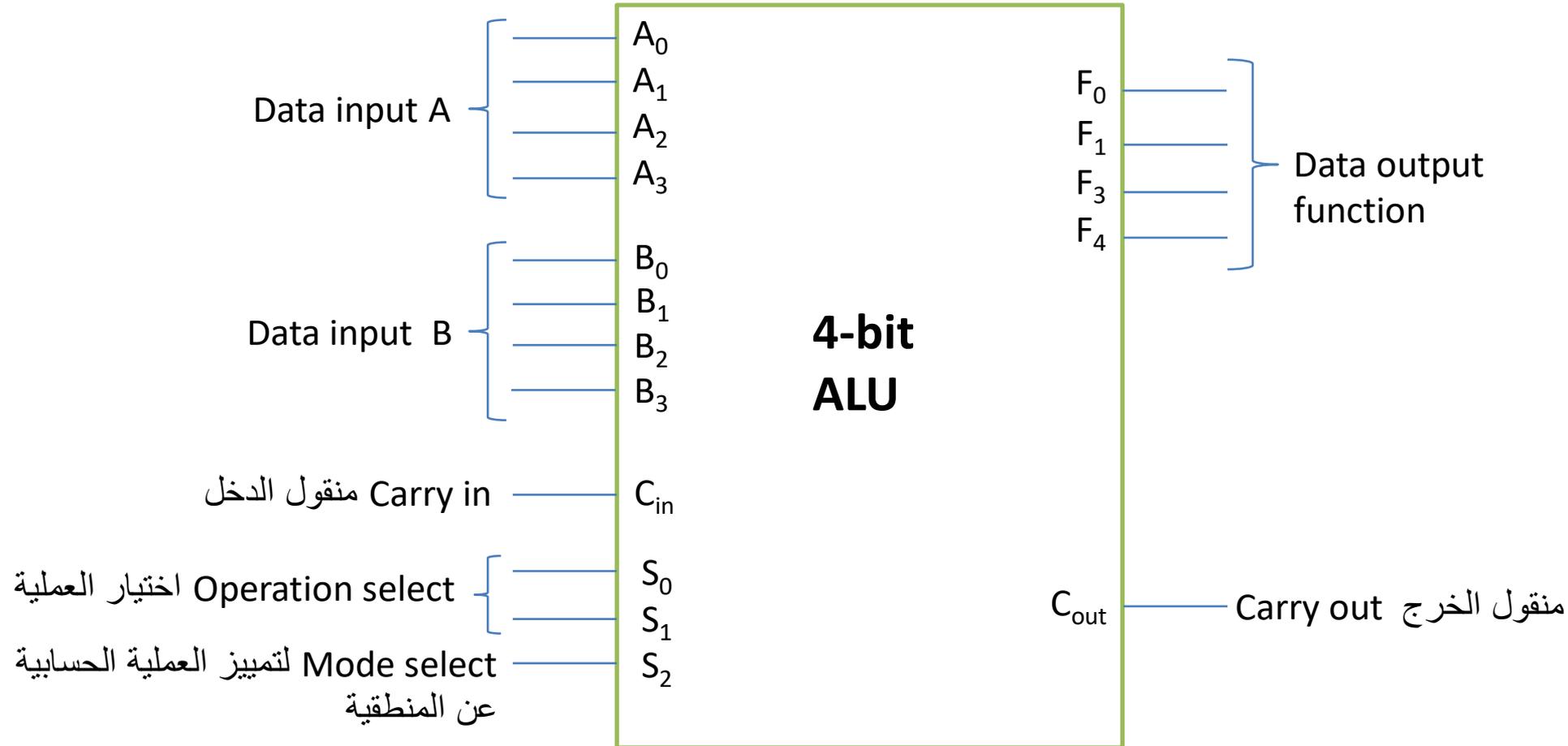
The Arithmetic and Logic Unit

ALU

- دائرة تركيبية تقوم بتنفيذ مجموعة من العمليات الرياضية والمنطقية الأساسية على معطيات الدخل.
- لها عدد من خطوط الاختيار لانتقاء عملية محددة، إذا كان عدد هذه الخطوط k فإن الوحدة ستنفذ 2^k عملية مختلفة.
- تأتي المعاملات التي ستتم معالجتها في هذه الوحدة من مسجلات المعالج.

مثال: تصميم وحدة ALU بأربع خانات

المخطط الصندوقي لـ 4-bits ALU



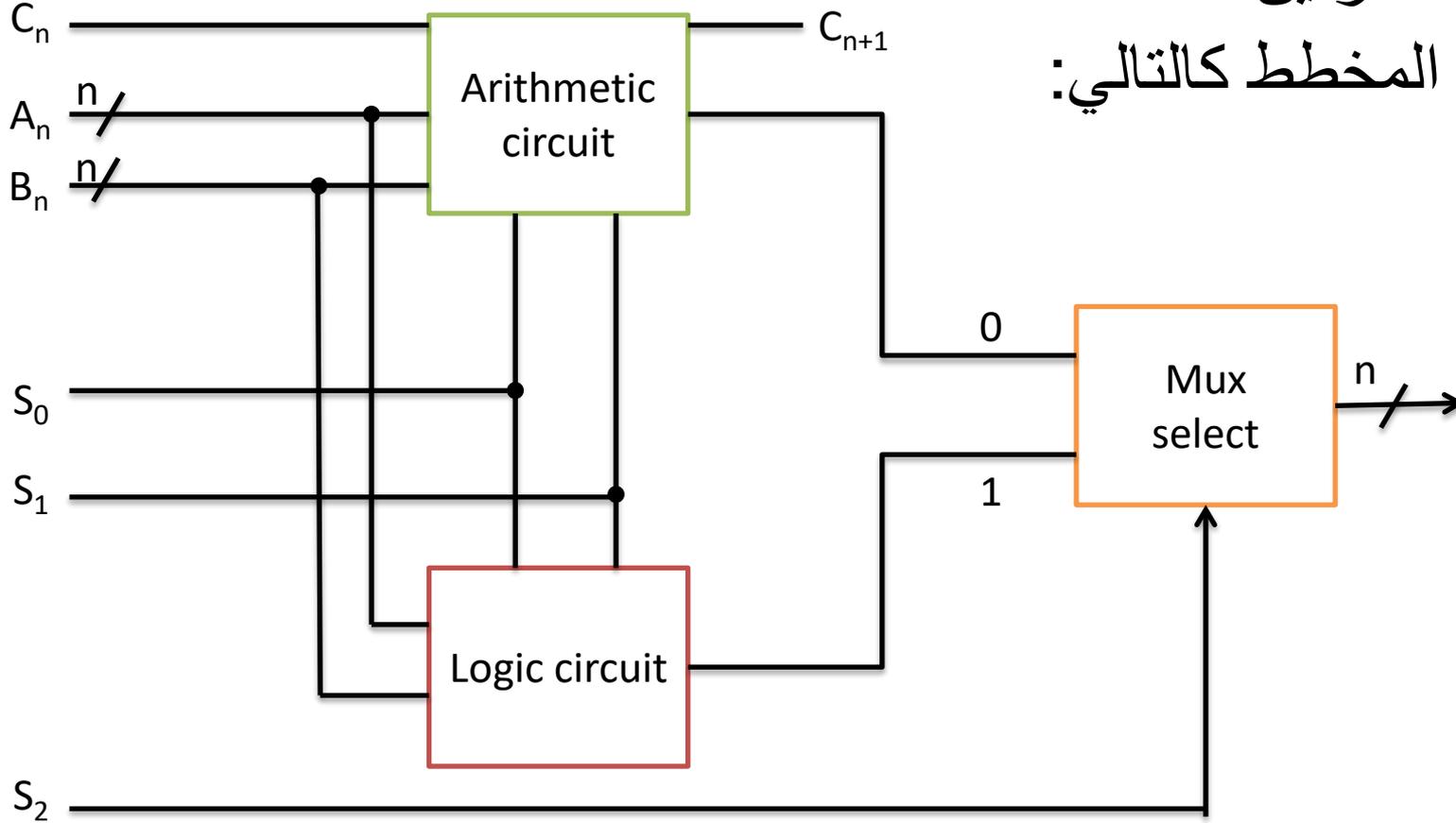
تصمم الـ ALU وفق المراحل الثلاث :

١. تصميم الدارة الحسابية

٢. تصميم الدارة المنطقية

٣. توصيل الدارتين معا

عندها يبسط المخطط كالتالي :



الجدول الوظيفي الكلي لوحدة الحساب والمنطق

TABLE 7-6
Function Table for ALU

Operation Select				Operation	Function
S_2	S_1	S_0	C_n		
0	0	0	0	$F = A$	Transfer A
0	0	0	1	$F = A + 1$	Increment A
0	0	1	0	$F = A + B$	Addition
0	0	1	1	$F = A + B + 1$	Add with carry
0	1	0	0	$F = A + \overline{B}$	A plus 1's complement of B
0	1	0	1	$F = A + \overline{B} + 1$	Subtraction
0	1	1	0	$F = A - 1$	Decrement A
0	1	1	1	$F = A$	Transfer A
1	0	0	0	$F = A \wedge B$	AND
1	0	1	0	$F = A \vee B$	OR
1	1	0	0	$F = A \oplus B$	XOR
1	1	1	0	$F = \overline{A}$	Complement A

1- الدارة الحسابية:

جدول العمليات الحسابية المراد تنفيذها هو التالي:
(جدول وظائف وحدة الحساب والمنطق)

select		input	$F=A+Y+C_{in}$	
S_1	S_0	Y	$C_{in}=0$	$C_{in}=1$
0	0	0	F=A (Transfer) ترحيل	F=A+1 زيادة واحد
0	1	B	F=A+B (ADD) اضافة	F=A+B+1
1	0	B'	F=A+B'	F=A+B'+1 طرح
1	1	All'1s	F=A-1 انقاص (decrement) واحد	F=A ترحيل

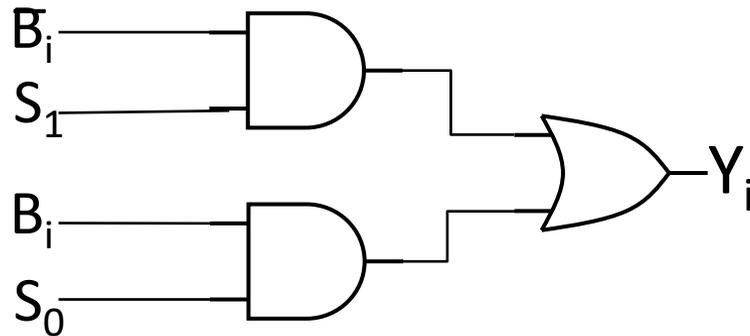
لنصمم الدارة الحسابية المبسطة ببعض العمليات التي تتحدد من العلاقة $F=A+Y+C_{in}$ حيث نتحكم بـ Y عن طريق S_0, S_1 وفق الجدول التالي:

S_1	S_0	B_i	Y_i (output)
0	0	0	0 $Y_i=0$
0	0	1	0
0	1	0	0 $Y_i=B$
0	1	1	1
1	0	0	1 $Y_i=B$
1	0	1	0
1	1	0	1 $Y_i=1$
1	1	1	1

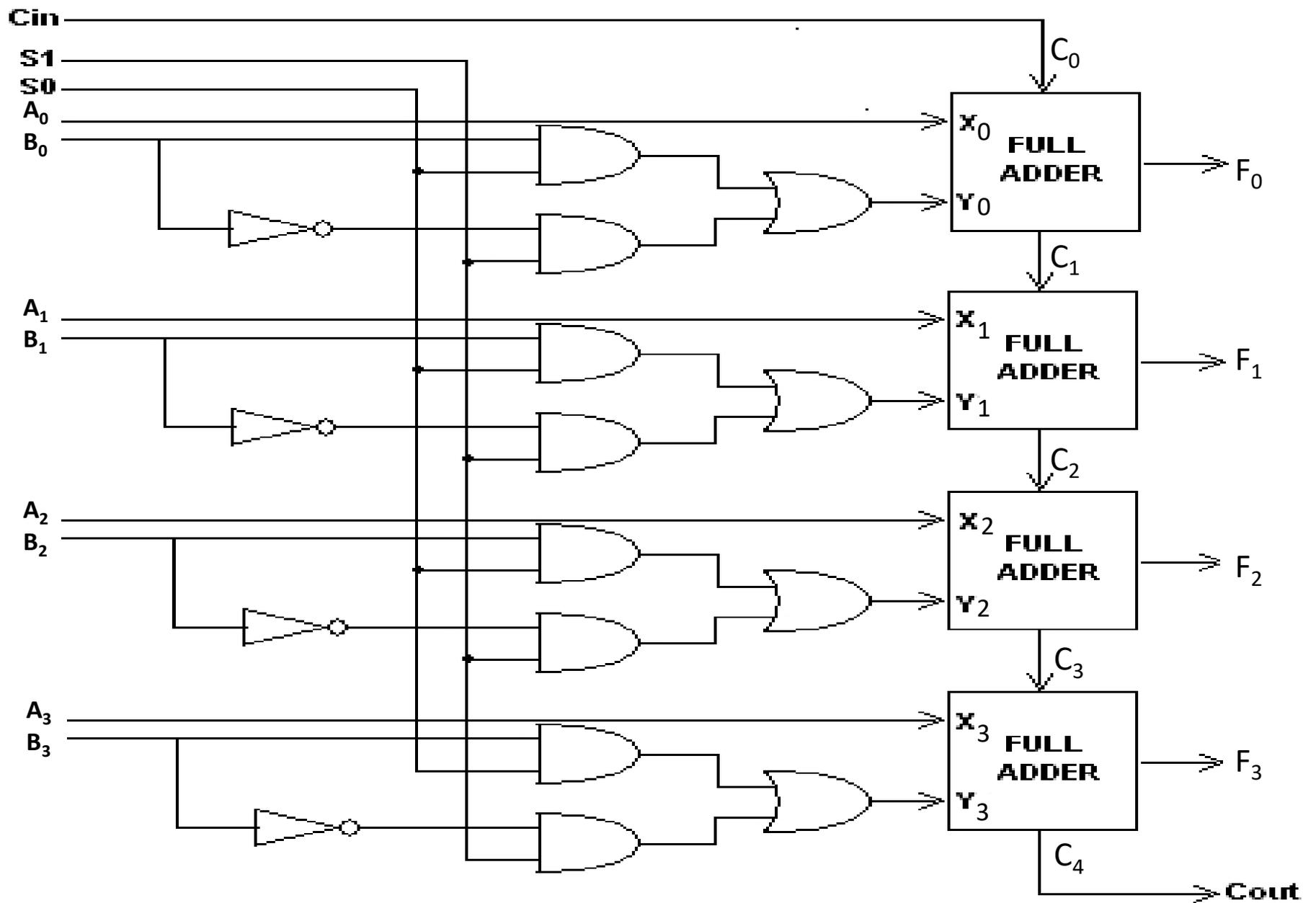
$$Y_i = \bar{s}_1 s_0 B_i + s_1 \bar{s}_0 B_i + s_1 s_0 B_i + s_1 s_0 B_i$$

$s_1 \backslash s_0 B_i$	00	01	11	10
0			1	
1	1		1	1

$$Y_i = S_0 B_i + S_1 B_i$$



والمخطط المنطقي لدارة الحساب هذه هو :



4bit ALU

2- الدارة المنطقية:

هي دارة تنفذ العمليات الأساسية التالية: AND, OR, XOR, Complement

تنفذ العمليات على شكل خانات ثنائية bit wise من المعاملين بمعنى لو أن $A=A_3A_2A_1A_0$ و $B=B_3B_2B_1B_0$ فإن $F=A \text{ AND } B$ ينفذ كالتالي: $F_3=A_3 \text{ AND } B_3, \dots, F_0 = A_0 \text{ AND } B_0$

